|  |
| --- |
|  |
| 硬件课程设计报告 |
| C++实现RISC-V模拟器 |

|  |
| --- |
| **组长：薛皓天 210340170**  **组员：薛傲翔 210340169**  **杨馥银 210340172** |

目 录

|  |
| --- |
|  |

1. 设计目的
2. 设计过程

（设计过程说明，说明设计思路，模型机位数选定、模型机结构示意图等等……）

2.1指令集设计

（指令格式、指令集、修正后的指令集）

2.2 模块设计

2.2.1寄存器堆

（寄存器及寄存器堆的设计图、程序代码，仿真结果……）

2.2.2 运算器模块

（2个DR+ALU的设计图、程序代码，仿真结果……）

2.2.3 存储器模块

（AR+RAM的设计图、程序代码，仿真结果……）

2.2.4 其他模块

（PC、TIMER的设计图、程序代码，仿真结果……）

2.2.4 控制器模块

（微程序控制：rom相关部分：流程图、微指令格式表，.mif文件；跳转控制相关部分：程序/电路；整体：仿真结果）

（硬布线控制：流程图、微操作表、控制程序；整体仿真结果）

（状态机控制：流程图、状态转移图、状态控制信号表、控制程序；整体仿真结果）

2.3整机调试

2.3.1测试程序设计

（根据指令集设计程序，格式参考教材P90的表6-7，给出类汇编代码及内存中保存的16进制代码ram.MIF截图）

2.3.2 仿真结果

（可通过标注、示意等方法，显示各条指令及其结果）

2.3.3 下载后执行结果

（模式选择+管脚绑定截图+输出结果说明）

三、实验总结及心得体会

学生评价-问卷调查（学生填写）

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
|  | | 完全同意 | 同意 | 基本同意 | 不同意 | 完全不同意 |
| 课程目标1 | 培养学生系统设计能力，使学生掌握基本计算机的设计能力，重点掌握CPU的设计。培养学生独立完成计算机各个模块的设计，掌握各模块间的关系及作用。培养学生对数据流、地址流、控制流的设计能力，总线形式的选择及设计能力。 |  |  |  |  |  |
| 课程目标2 | 培养学生各类工程设计能力，包括逻辑电路设计能力、硬件描述语言的程序设计能力，以及电路图与程序语言配合的设计方法等。在QuartusⅡ环境下，完成模型机的逻辑设计，该模型机需符合RISC机型的特点并能够正常工作。 |  |  |  |  |  |
| 课程目标3 | 培养学生掌握多种工程测试手段，包括仿真指令测试、仿真程序测试、以及实验仪上脱机程序测试的方法，进行整机调试，以验证模型机设计的完整性。培养学生独立思考、查找资料、设计、修改、调试的能力；不设上限的开放性设计目标，促使学生不断完善和提高。 |  |  |  |  |  |